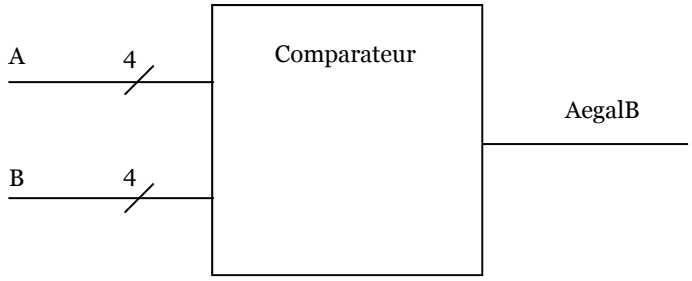
TP - Le langage de description VHDL

PARTIE 1 - Réalisation d'un comparateur 4 bits



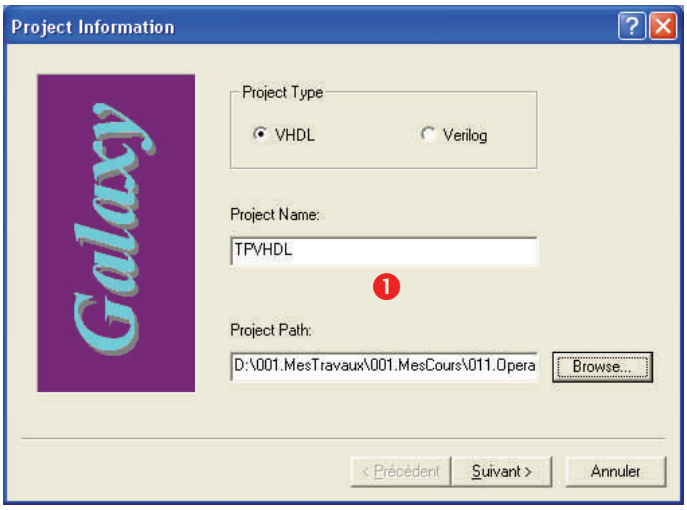
Objectif : réaliser un comparateur qui compare 2 nombres (A et B) de 4 bits chacun. Lorsque le nombre A est égal au nombre B la sortie AegalB est à 1. Sinon elle est à « O »

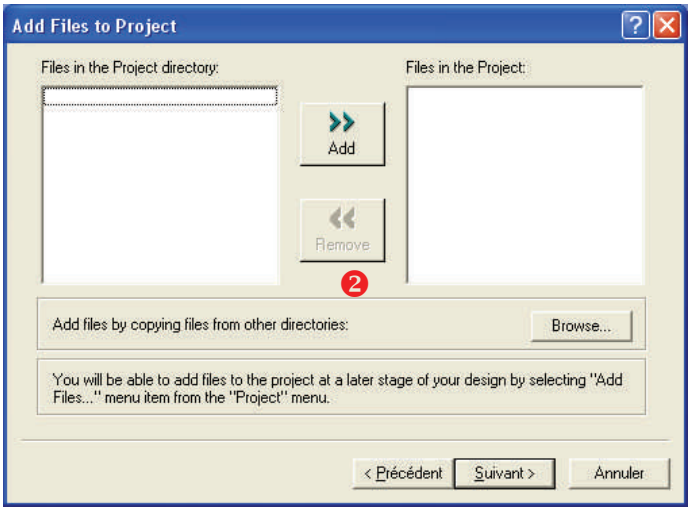
Contenu du fichier VHDL (modèle 1)

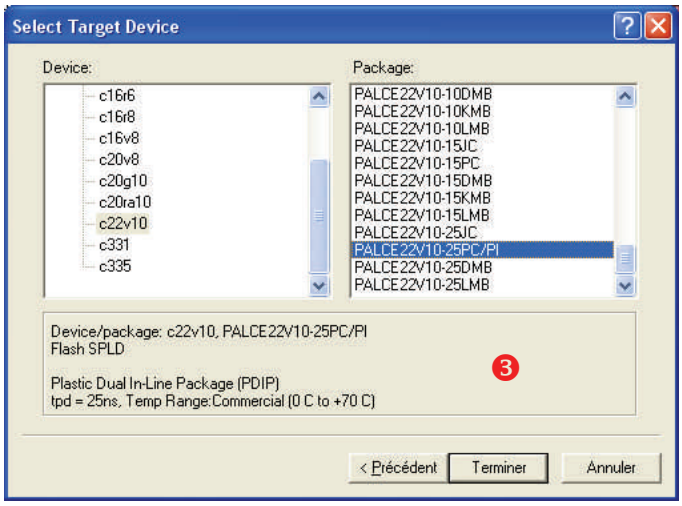
```
-----------------------------------------
-- Projet : TPvhdl.wpr
-- Fichier : cp4b_1.vhd
-- Auteur : BERNARD Sebastien
-- Date : 03/03/2009
-- Description : realisation d'un comparateur 4 bits (modele 1)
-----------------------------------------

-- declaration des librairies
library ieee;
use ieee.std_logic_1164.all;

-- definition des entrees/sorties
ENTITY cp4b_1 IS
PORT (      a0,a1,a2,a3 : IN BIT;
        b0,b1,b2,b3 : IN BIT;
        aegalb : OUT BIT );
END cp4b_1;

-- description de l'architecture

ARCHITECTURE logique OF cp4b_1 IS

BEGIN
aegalb <= '1' WHEN (
(a0=b0) and
(a1=b1) and
(a2=b2) and
(a3=b3)
)
ELSE '0';
END logique;
```

Question 1 : Création du projet - Effectuer les opérations suivantes :

- **Avec l'explorateur de fichier, créer le répertoire WARP à la racine de votre Clé (exemple dans F:\)**
- **Ouvrir Warp** (application GALAXY)
- **Créer un nouveau projet** [Menu File, New, Project]; l'appeler **TPVHDL** et le sauvegarder dans votre clé (pour cela cliquer sur le bouton **Browse** et sélectionner le répertoire WARP de votre clé comme destination) **Cliquez sur suivant.** [figure ❶ - Project Information]
- Fenêtre « Add files to project » **Cliquez sur suivant.** [figure ❷ - Add file to project.]
- Fenêtre « Select Target device » Choisir le composant : **PALCE22V10xxxxx** (demander des précisions à votre professeur sur la référence exacte) - **Cliquez sur TERMINER .**[figure ❸ - Select Target Device.]







Question 2 : Création du fichier source VHDL - Effectuer les opérations suivantes :

- **Créer un nouveau fichier source** [Menu File, New, Text File];
- Saisir dans ce fichier **toutes les lignes du code VHDL** correspondant au comparateur binaire de la page précédente.
- **Enregistrer votre fichier** sous le nom **cp4b_1.vhd** [Menu File, Save];
- **Rajouter ce fichier à votre projet** (inclure le fichier nouvellement créé **cp4b_1.vhd)** [Menu Project, Add files];
- **Compiler votre projet** [Menu Compile, Project]

Une fois le fichier VHDL compilé et sans erreur, l'application WARP aura généré le fichier **cp4b_1.jed** (fichier qui sera utilisé pour programmer le composant et pour effectuer des simulations.)

Question 3 : Analyse de la compilation (Sous GALAXY).

- Dans le fichier VHDL saisi précédemment correspondant au schéma de la première page **retrouver le nom des entrées et celui de la sortie**.
- A partir du fichier **cp4b_1.pin** crée lors de la compilation (l'ouvrir avec le bloc-notes) **donner les numéros de broches** du composant correspondant à ces entrées / Sorties.

PARTIE 2 - Réalisation d'un comparateur 2 bits

Question 4. Modifier le fichier VHDL précédent pour transformer ce comparateur 4 bits en comparateur 2 bits. Vous l'appellerez **cp2b_1.vhd**

Question 5. Refaire les questions **2 et 3** en l'appliquant au nouveau fichier **cp2b_1.vhd**

Question 6. Programmation du PALCE22V10
Nous allons utiliser le fichier **cp2b_1.jed** pour programmer le composant.
- Transférer votre fichier **cp2b_1.jed** par mail en pièce jointe à l'adresse :

sebastien.bernard@lycee-apollinaire.org ; Préciser :
- votre nom dans le corps du message.
- Le terme : **Fichier JDEC** dans l'objet du message.

A l'aide du professeur :
- programmer le composant avec le programmateur.

Question 7. Compléter la table de vérité du comparateur 2 bits ci-dessous (Partie Théorique)

Théorique

Nombre A		Nombre B		Sortie
A1	Ao	B1	Bo	AegalB

Expérimental

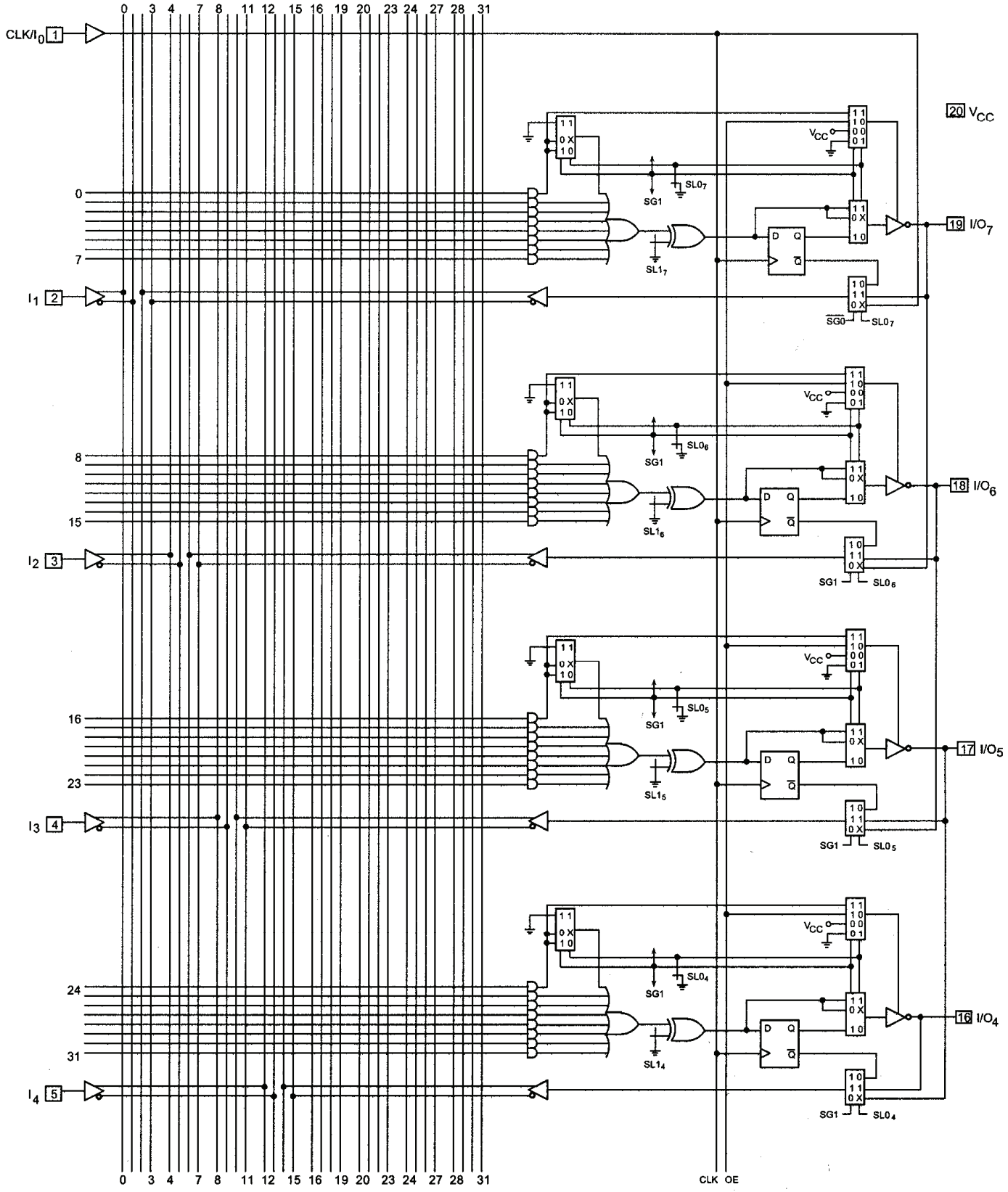
Nombre A		Nombre B		Sortie
A1	Ao	B1	Bo	AegalB

Question 8.
- Câbler le circuit programmé sur une plaque d'essai. Vous appliquerez une tension d'alimentation de +5V entre la broche VCC (VCC=5V) et GND (GND = OV)
- Appliquer des niveaux de tension OV ou 5V sur les entrées **A1 A0 B1 BO** et relever la valeur de la tension avec un voltmètre sur la sortie **AegalB** pour tous les cas de la table de vérité. Les noter ci-dessus. **Conclure.**

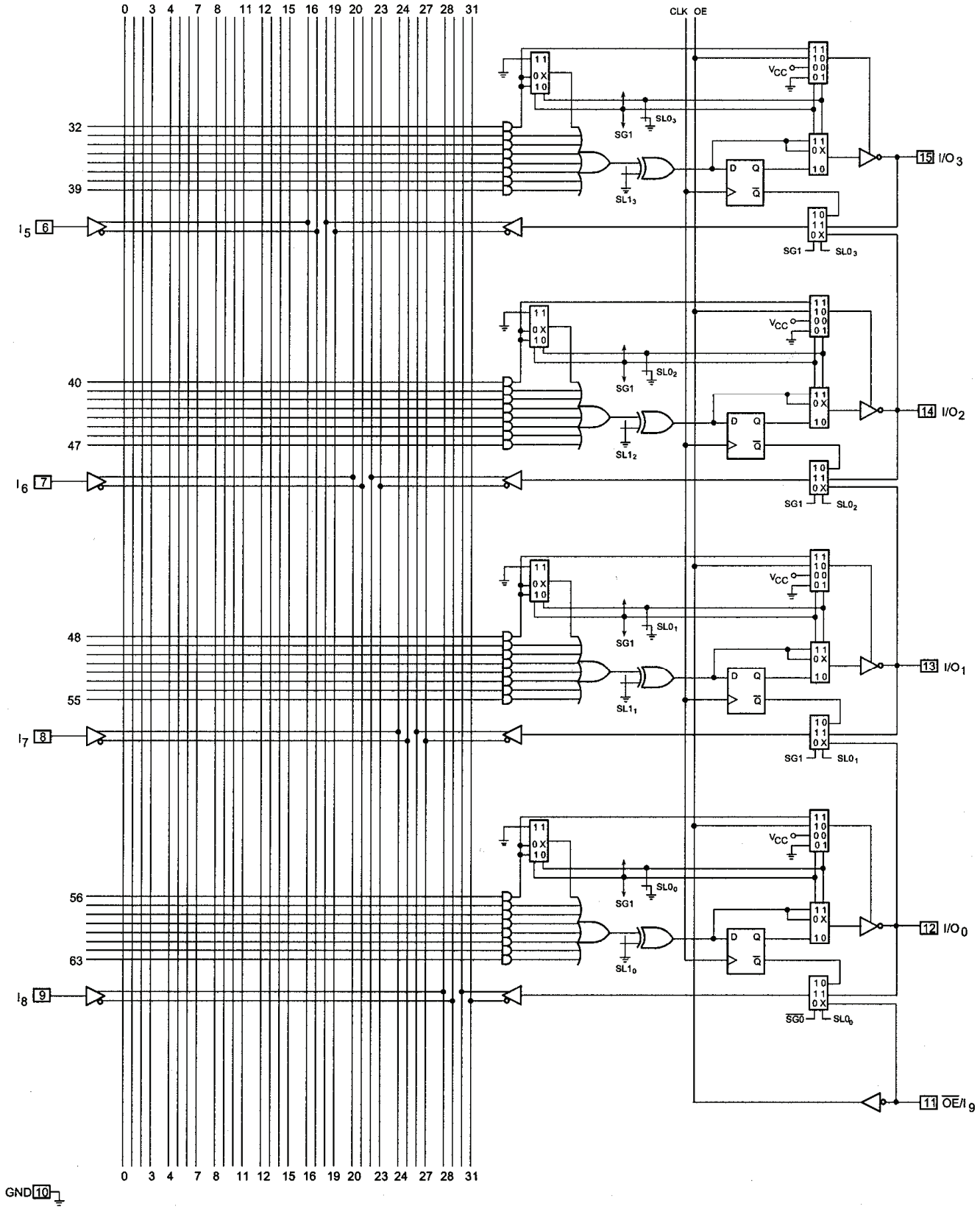
Lattice Semiconductor Corporation

PAL 22V10

LOGIC DIAGRAM



Lattice Semiconductor Corporation

PAL 22V10

LOGIC DIAGRAM (CONTINUED)